

ISTITUTO PROFESSIONALE DI STATO PER L'INDUSTRIA L'ARTIGIANATO

Viale dello Sport, 60

63039 SAN BENEDETTO DEL TRONTO (Ascoli Piceno)

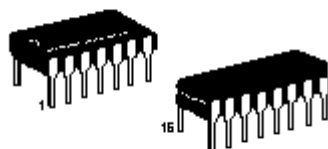
Distretto N.16

Classe VA T.I.E.E.

Docente: Prof. Franco Tufoni

Anno Scolastico 1997/98

CONVERTITORI



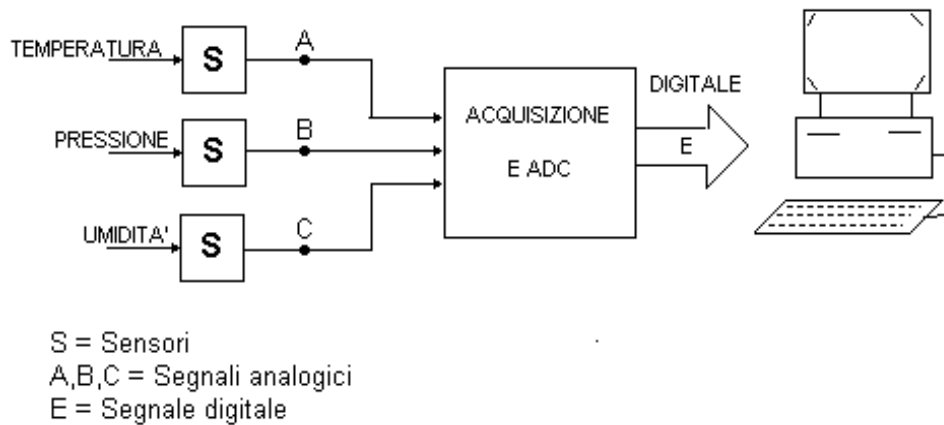
MISURE

CONVERTITORI - DIGITALI-ANALOGICI (DAC) E ANALOGICI - DIGITALI (ADC)

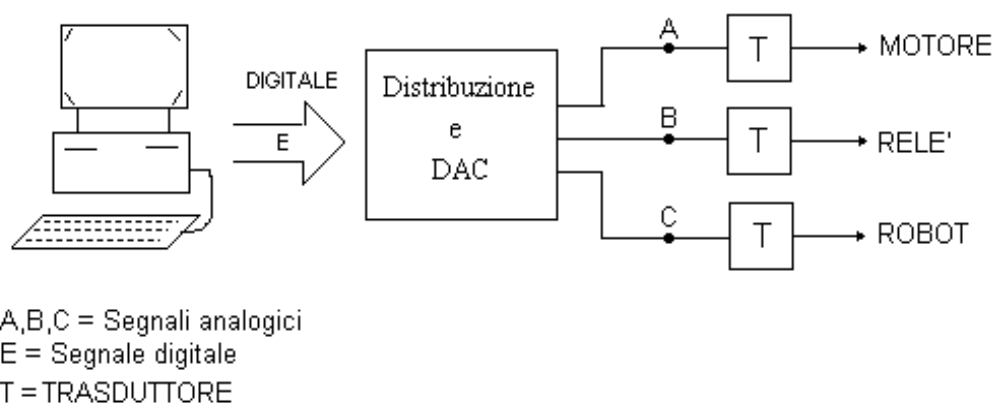
GENERALITA'

I circuiti per convertire i segnali analogici in segnali codificati sotto forma digitale e viceversa sono diventati di grande importanza nei sistemi elettronici informatici, perché le connessioni di varie apparecchiature che comunicano fra loro richiedono mezzi adatti a tradurre segnali, da una forma all'altra.

In generale si verifica che nei sistemi di misura e di controllo le uscite di sensori o trasduttori forniscono segnali di tipo analogico i quali debbono essere tradotti in forma digitale per subire successive elaborazioni.



I dati e le istruzioni del calcolatore devono essere trasformati in segnali analogici per poter comandare gli ingressi dei trasduttori / attuatori e dei servomeccanismi, i quali dispongono prevalentemente solo di entrate di tipo analogico.



Poiché i circuiti di conversione comprendono nella quasi totalità anche amplificatori operazionali, la comprensione del loro funzionamento richiederà la conoscenza di questi amplificatori.

Chiameremo questi circuiti di conversione come segue:

- 1) Convertitori Digitali Analogici; DAC (Digital Analog Converter);
- 2) Convertitori Analogici Digitali; ADC (Analog Digital Converter).

Nei sistemi elettronici i segnali possono essere di tipo analogico o di tipo digitale.

I segnali analogici sono caratterizzati dal fatto di potere assumere infiniti valori fra due limiti prefissati, mentre i segnali digitali assumono solo un numero finito di valori.

I sistemi analogici, hanno i seguenti vantaggi:

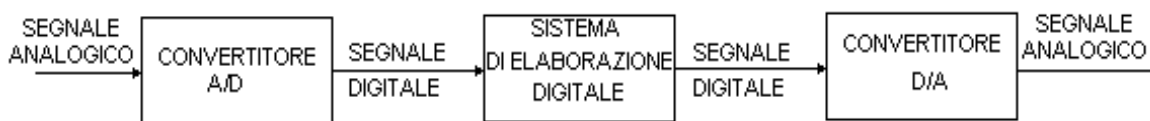
- 1)====> Possono essere facilmente interfacciabili con il mondo esterno, dato che le grandezze dell'ambiente esterno che più interessano hanno caratteristiche analogiche.
- 2)====> Lavorano in tempo reale, cioè non introducono ritardi significativi nelle operazioni di elaborazione e trasmissione.
- 3)====> Si prestano a simulare fenomeni naturali.
- 4)====> Semplicità funzionale e costo relativamente basso.

I sistemi digitali, hanno i seguenti vantaggi:

- 1)====> Sono meno influenzati dal rumore.
- 2)====> Non presentano problemi di derive termica.
- 3)====> Hanno una grande funzionalità in quanto con l'impiego di elaboratori le caratteristiche funzionali sono definite mediante un programma e pertanto possono essere facilmente modificate intervenendo sul programma stesso.
- 4)====> Possono svolgere operazioni anche molto complesse grazie all'impiego di elaboratori.

Dai vantaggi esposti (immunità al rumore, assenza di deriva) ed in particolare per la possibilità di utilizzo di elaboratori, i sistemi digitali sono spesso preferiti.

In figura è riportato un sistema a blocchi che esemplifica il trattamento del segnale analogico nel caso di elaborazione digitale.

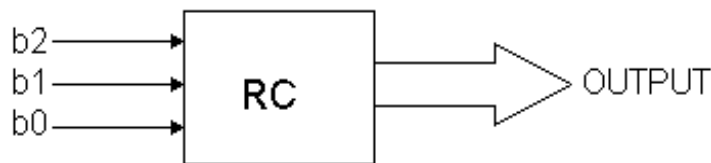


CONVERSIONE DIGITALE ANALOGICA.

Una funzione espressa in forma digitale ha carattere discontinuo dovendo variare per quantità discrete, il cui valore minimo, detto **risoluzione**, coincide con la grandezza equivalente alla cifra meno significativa.

Facendo riferimento ad una grandezza binaria il numero di bit dipende dal valore massimo della grandezza e della risoluzione.

Supponiamo di avere un componente a tre bit, quindi di modulo $M=2^3=8$, e facciamo corrispondere allo stato logico 1 il valore $k=1$ volt.



$$M=2^3=8 \quad K=1 \text{ volt}$$

b2	b1	b0	V
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5

Tale componente potrà rappresentare in forma binaria, una tensione compresa tra 0 e 7 volt. Il valore della grandezza indicata (V) si otterrà moltiplicando il numero rappresentativo per la costante K.

$$V = K \cdot N$$

$$V = K \cdot N = K \cdot (b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0)$$

$$b_2, b_1, b_0 = \text{bit} \rightarrow 0 \text{ o } 1$$

$$V = K \cdot (b_2 \cdot 4 + b_1 \cdot 2 + b_0 \cdot 1)$$

$$b_2 = 1 \quad K = 1$$

$$b_1 = 0 \quad V = 1 \cdot (1 \cdot 4 + 0 \cdot 2 + 1 \cdot 1) = 5V$$

$$b_0 = 1 \quad K = 0,5$$

$$V = 0,5 \cdot (1 \cdot 4 + 0 \cdot 2 + 1 \cdot 1) = 2,5V$$

ES 3bit

$$M = 2^3 = 8 \quad V_{\max} = K \cdot N_{\max}$$

$$N_{\max} = M - 1 \quad V_{\max} = K \cdot (M - 1)$$

$$V_{\max} = KM - K$$

Il prodotto KM e detto valore di fondo scala.

$$KM = VFS$$

$$V_{max} = VFS - K$$

La funzione di partenza:

$$V = K \cdot (b_2 \cdot 4 + b_1 \cdot 2 + b_0 \cdot 1)$$

Può anche essere espressa mettendo in evidenza il valore di fondo scala:

$$K = \frac{Vfs}{M}$$

$$V = \frac{Vfs}{M} \cdot (b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0)$$

$$V = \frac{Vfs}{2^3} \cdot (b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0)$$

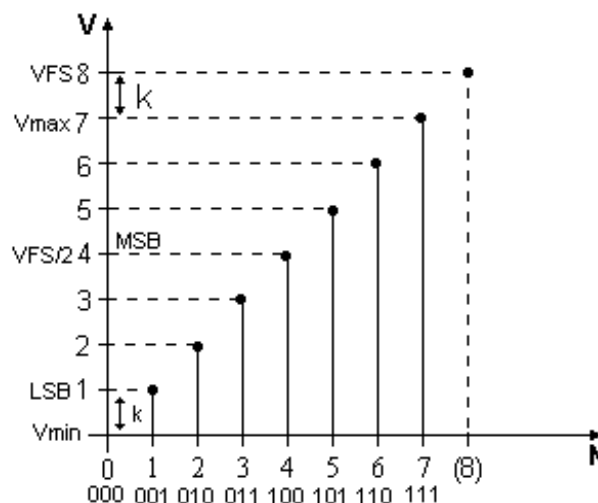
$$V = Vfs \cdot \left(\frac{b_2 \cdot 2^2}{2^3} + \frac{b_1 \cdot 2^1}{2^3} + \frac{b_0 \cdot 2^0}{2^3} \right)$$

$$V = Vfs \cdot \left(\frac{b_2}{2^1} + \frac{b_1}{2^2} + \frac{b_0}{2^3} \right)$$

K, oltre che costante di conversione fra un valore numerico e una grandezza elettrica, rappresenta anche il minimo valore indicato dal componente, coincidente con la risoluzione della lettura.

Dalla formula $V_{max} = Vfs - K$ si deduce che l'indicazione massima sarà sempre inferiore al valore di fondo scala, e tale scarto dipenderà dalla risoluzione K.

La corrispondenza tra i numeri binari e valori assunti dalla grandezza può essere verificata tracciando un diagramma cartesiano come quello di figura:



Dall'analisi di esso possiamo notare che:

1) Il valore massimo è inferiore al fondo scala di K, $V_{max} = Vfs - K$.

- 2) Il valore di metà scala ($V_{fs}/2$) corrispondente al MSB è la configurazione 100.
- 3) La risoluzione K corrispondente al LSB, è la configurazione 001.

Si deduce quindi che gli elementi fondamentali di un sistema di conversione sono:

- 1) Valore di fondo scala, V_{fs}
- 2) Risoluzione, K
- 3) Modulo $M=2^n$; n =numero di bit.

Esempio.

Si voglia ottenere da un componente logico in forma binaria una grandezza avente valore di fondo scala 8V, con una risoluzione $K=0,5V$.

Calcolare il numero di bit, V_{min} e V_{max} .

- 1) N.Bit
- 2) V_{min}
- 3) V_{max}

$$V_{fs} = k \cdot M$$

$$M = \frac{V_{fs}}{K} = \frac{8}{0,5} = 16$$

$$n^{\circ} \text{ bit} = 4$$

$$V_{min} = k \cdot N_{min} = 0,5 \cdot (0000) = 0,5 \cdot 0 = 0 \text{ Volt}$$

$$V_{max} = k \cdot N_{max} = 0,5 \cdot (1111) = 0,5 \cdot 15 = 7,5 \text{ Volt}$$

Ripetere il calcolo per $K = 0,25$

$$V_{fs} = K \cdot M$$

$$M = \frac{V_{fs}}{K} = \frac{8}{0,25} = 32$$

$$n^{\circ} \text{ bit} = 5$$

$$V_{min} = k \cdot N_{min} = 0,25 \cdot (00000) = 0,25 \cdot 0 = 0 \text{ Volt}$$

$$V_{max} = k \cdot N_{max} = 0,25 \cdot (11111) = 0,25 \cdot 31 = 7,75 \text{ Volt}$$

Come si nota, una migliore soluzione consente non solo di ridurre lo scarto fra due valori discreti contigui, ma anche di approssimare il valore massimo indicato al valore di fondo scala

V_{fs}	K	V_{min}	V_{max}
8	0.5	0	7.5
8	0.25	0	7.75

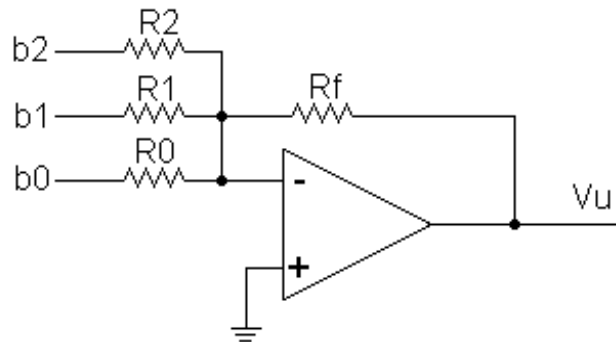
CONVERTITORE D/A A RESISTENZE PESATE

Convertitori

Supponiamo di riferirci ad un componente logico a tre bit di modulo 8, e poniamo di voler rappresentare una tensione di fondo scala di 8V con risoluzione $K=1$.

Per effettuare la conversione corretta si dovrà moltiplicare ciascuna uscita per un coefficiente rappresentativo del peso del numero binario, e sommare le tre uscite.

Entrambe le operazioni possono essere seguite contemporaneamente tramite gli amplificatori operazionali.



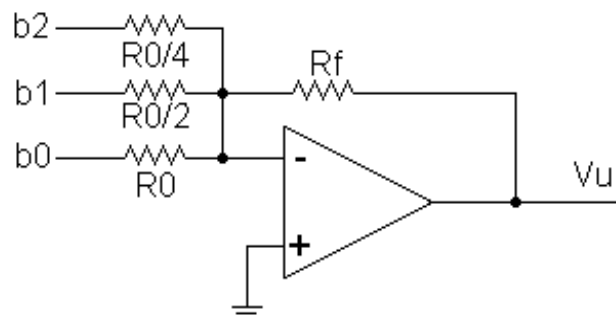
$$V_u = -\left(\frac{R_f}{R_2} \cdot b_2 + \frac{R_f}{R_1} \cdot b_1 + \frac{R_f}{R_0} \cdot b_0\right)$$

$$V = K \cdot (b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0)$$

$$\frac{R_f}{R_2} = 2^2 \quad \frac{R_f}{R_1} = 2^1 \quad \frac{R_f}{R_0} = 2^0$$

$$\frac{R_f}{R_2} = 4 \quad \frac{R_f}{R_1} = 2 \quad \frac{R_f}{R_0} = 1$$

$$R_f = R_0 \quad R_1 = \frac{R_0}{2} \quad R_2 = \frac{R_0}{4}$$



$$V_u = \frac{R_0}{R_0} \cdot b_2 + \frac{R_0}{R_0} \cdot b_1 + \frac{R_0}{R_0} \cdot b_0$$

$$\frac{R_0}{4} \quad \frac{R_0}{2} \quad R_0$$

$$V_u = 4 \cdot b_2 + 2 \cdot b_1 + b_0$$

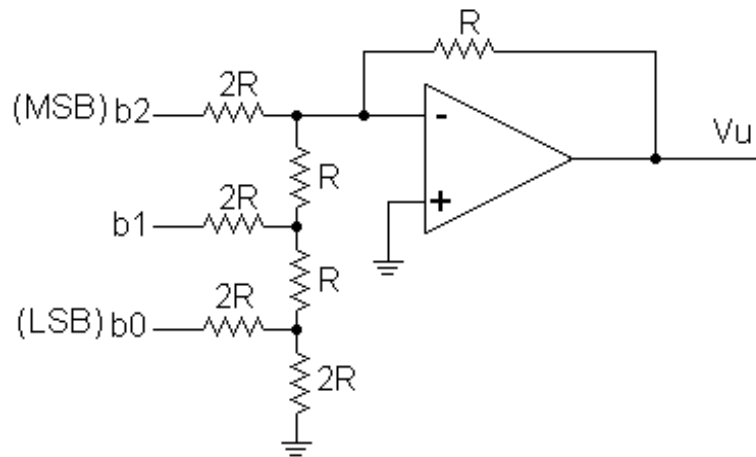
Questo tipo di convertitore si definisce a resistenze pesate in quanto le resistenze, tante quanti sono i bit del segnale digitale, hanno valore dipendente dal peso del bit cui sono associati.

L'uscita, in forma analogica, il valore indicato dal numero binario applicato all'ingresso.

Essa avrà perciò andamento discontinuo, a gradino, ciascun gradino, pari alla tensione del bit meno significativo, rappresenterà la risoluzione dell'indicazione.

CONVERTITORE D/A CON RETE RESISTIVA A SCALA

Il convertitore a resistenze pesate offre il vantaggio di una struttura circuitale molto semplice, ma presenta l'inconveniente di richiedere resistenze perfettamente calibrate, che coprono una gamma di valori piuttosto ampia, e ciò in dipendenza del numero di bit da convertire.



SCHEMA DI UN CONVERTITORE D/A CON RETE A SCALA R,2R E INGRESSO SUL TERMINALE INVERTENTE , A 3 bit

Applicando il principio di sovrapposizione degli effetti la tensione complessiva in uscita dell'operazionale risulterà:

$$Vu = -\left(\frac{VI}{2} + \frac{VI}{4} + \frac{VI}{8}\right)$$

$$Vu = -\frac{VI}{8}(2^2 + 2^1 + 2^0)$$

Dal confronto tra questa espressione e la formula $VFS = K \cdot M$ si può concludere che l'uscita, in valore assoluto presenta una tensione di fondoscala pari a VI , e con una risoluzione $K = VI/8$, rispondente ad una funzione discontinua perfettamente corrispondente alla funzione digitale applicata negli ingressi.

CONVERTITORI CON TENSIONE DI RIFERIMENTO

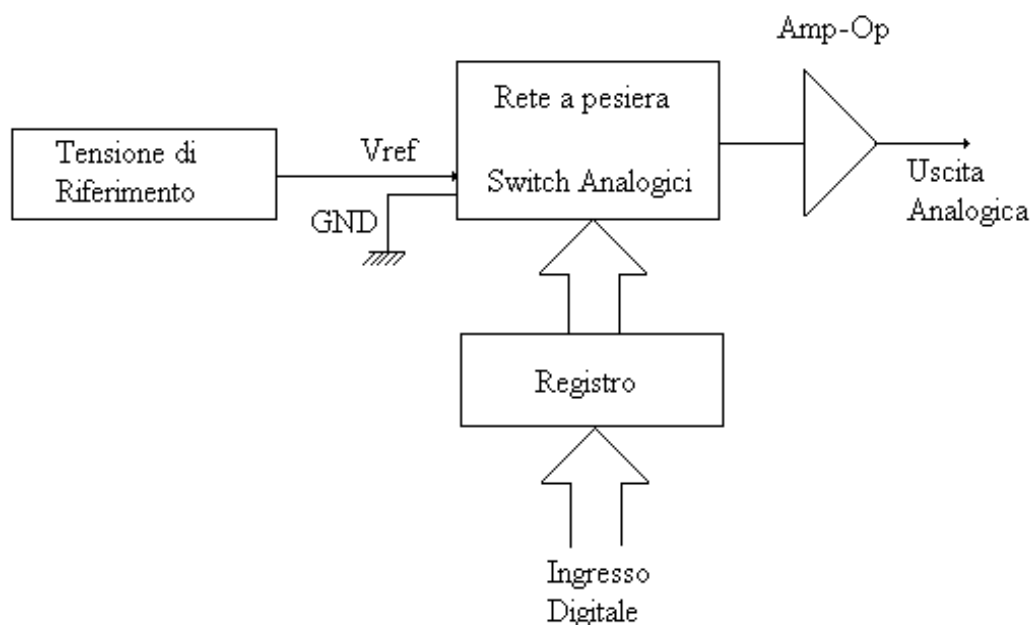
I convertitori a resistenze pesate, come pure quelli con rete a scala (R, 2R), forniscono una tensione analogica corretta in uscita purché siano verificate le seguenti condizioni:

- 1) Resistenze precise
- 2) Le tensioni appartenenti a ciascun bit, abbiano, tutte, lo stesso valore, 0 (allo stato basso) e VI (allo stato alto)

Convertitori

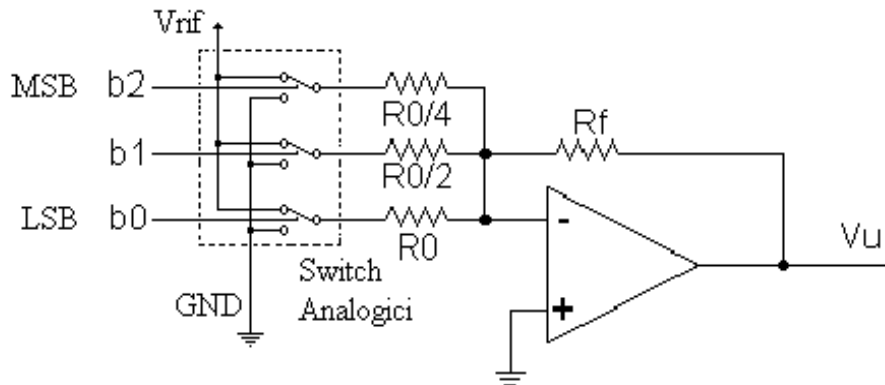
Per poter assicurare che i vari ingressi abbiamo, a livello basso una tensione esattamente nulla (GND) e a livello alto, la medesima tensione, sarà necessario utilizzare per l'alimentazione della rete resistiva, una tensione di riferimento costante, V_{ref} , conferendo ai bit della funzione logica di ingresso, il ruolo di semplici elementi di comando.

Gli elementi fondamentali di un convertitore D/A di questo tipo sono indicati nello schema a blocchi di figura.



Il registro riceve come entrata, la parola di n bit, ogni bistabile, oltre che svolgere la sua naturale funzione di memorizzazione, determina la chiusura o l'apertura degli switch in modo da collegare (a V_{ref} o GND) il corrispondente resistore della rete a pesiera.

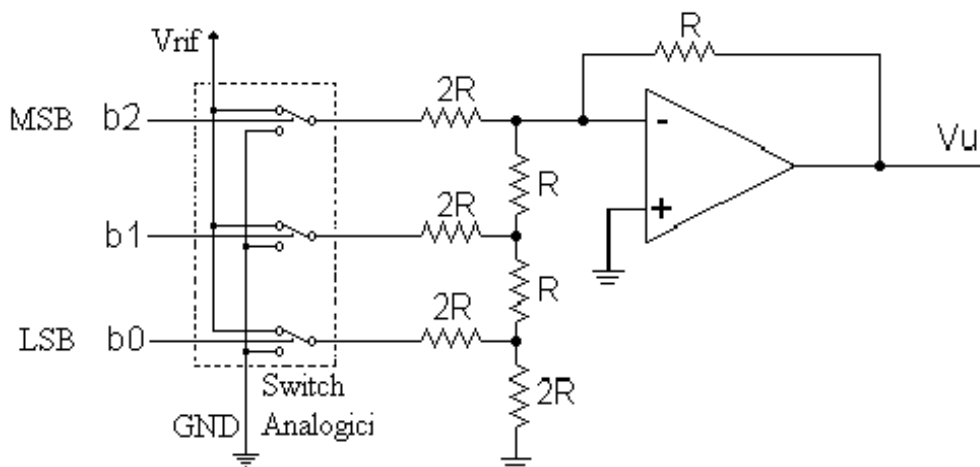
Questo sistema è applicabile ad entrambi i tipi di convertitori (Resistenze pesate, R-2R).
 Per il convertitore a resistenze pesate a 3 bit, il circuito che utilizza la tensione di riferimento può essere realizzato come in figura.



Schema convertitore D/A a 3 bit a resistenze pesate tensione di riferimento

Ciascuna resistenza di ingresso può essere connessa, tramite deviatore (Switch analogici), alla tensione di riferimento (V_{ref} - Stato "1") oppure a massa (GND - Stato "0")
 I bit del segnale logico agiscono tramite gli switch analogici, come elementi di comando.

Allo stesso modo si può operare realizzando il convertitore con rete resistiva a scala (R-2R)

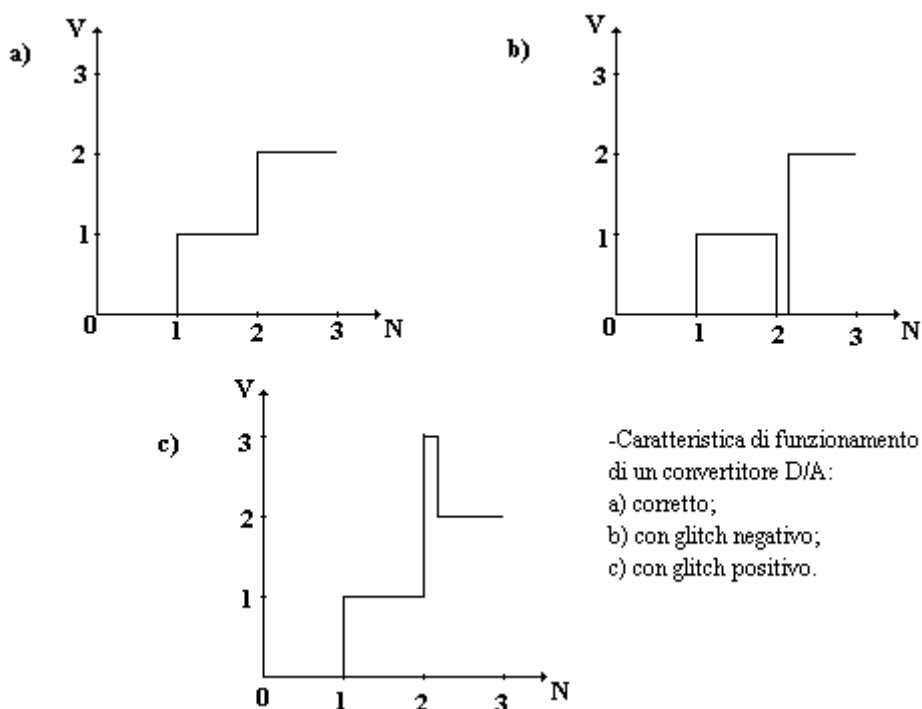


Schema convertitore D/A a 3 bit con rete a scala e tensione di riferimento

CARATTERISTICHE E PARAMETRI DEI CONVERTITORI D/A.

1 - EFFETTI TRANSITORI NEI PASSAGGI DI STATO (GLITCH).

Il convertitore può essere soggetto a fenomeni transitori specifici che producono impulsi anomali di tensione molto stretti, detti **glitch**. Essi sono dovuti al modo stesso di funzionamento del convertitore, ed avvengono quando il gradino di incremento o di decremento, coinvolge contemporaneamente più bit. Prendiamo per esempio il passaggio dal numero 1 $(01)_2$ al numero 2 $(10)_2$.



2 - ERRORE DEI CONVERTITORI D/A.

I convertitori D/A, per essere corretti, dovranno fornire in uscita un segnale rigorosamente e linearmente proporzionale al segnale logico applicato in ingresso. Ciò è naturalmente una situazione ideale. Nella realtà, per vari motivi, i convertitori potranno essere soggetti ad errori di diversa natura che alterano la funzione di uscita.

E' perciò necessario effettuare un'analisi accurata di ciascuno di essi per poterlo rendere minimo, oppure per compensarlo completamente. I convertitori saranno quindi tanto migliori quanto minori risulteranno questi errori. Nei convertitori integrati gli errori sono indicati dal costruttore sulle specifiche tecniche, in modo da permettere la valutazione in relazione all'impiego che si intende farne. Sono anche indicati gli eventuali metodi di compensazione.

a) Deriva termica.

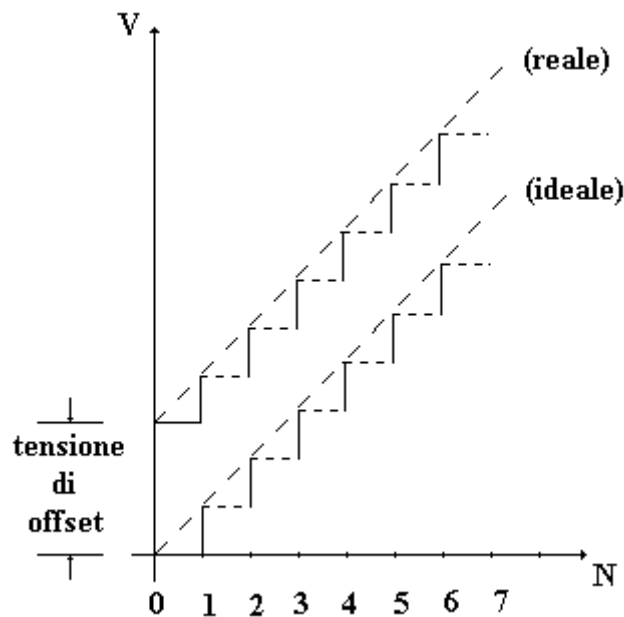
I componenti a semiconduttore utilizzati nei convertitori D/A sono generalmente, in misura maggiore o minore, termodipendenti. Tutto il sistema si trova soggetto a tale effetto e varia, conseguentemente, la sua uscita in funzione della temperatura.

b) Errore di offset.

Si indica con errore di offset il valore di tensione rilevato in uscita in assenza di segnale in ingresso (ingresso in cortocircuito). Ad esempio, per un convertitore D/A a 3 bit, alla configurazione 000, deve corrispondere, in uscita, la tensione 0V. La tensione che eventualmente dovesse apparire in uscita è detta appunto "tensione di offset" (fuori zero).

L'errore dovuto alla tensione di offset è di tipo sistematico, e deriva da una non corretta taratura del sistema di conversione, esso si riflette su tutta la scala, alterando nello stesso senso e della stessa quantità, tutti i valori di uscita.

Si osservi la figura e la tipica caratteristica di risposta a gradinata del dispositivo di conversione. Come si vede, la retta di interpolazione appare tutta traslata, in questo caso verso l'alto, di una medesima quantità, che è appunto la tensione di offset.



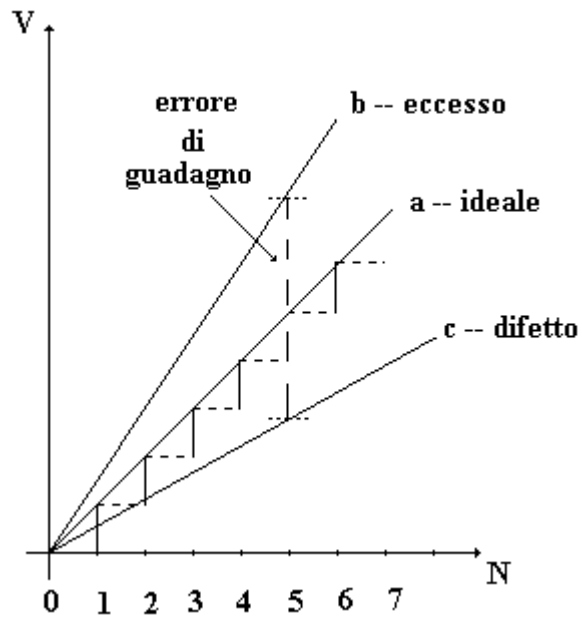
Questo errore può essere eliminato con adatti circuiti di compensazione. Una possibilità consiste nell'impiegare l'amplificatore operazionale anche come sottrattore. Nei convertitori integrati è prevista la correzione della tensione di offset. Generalmente si effettua agendo su un potenziometro collegato esternamente al componente, fra due terminali predisposti.

c) Errore di guadagno.

I convertitori che abbiamo esaminato impiegano un amplificatore operazionale il cui guadagno dipende dai rapporti fra le resistenze di retroazione e le resistenze di ingresso.

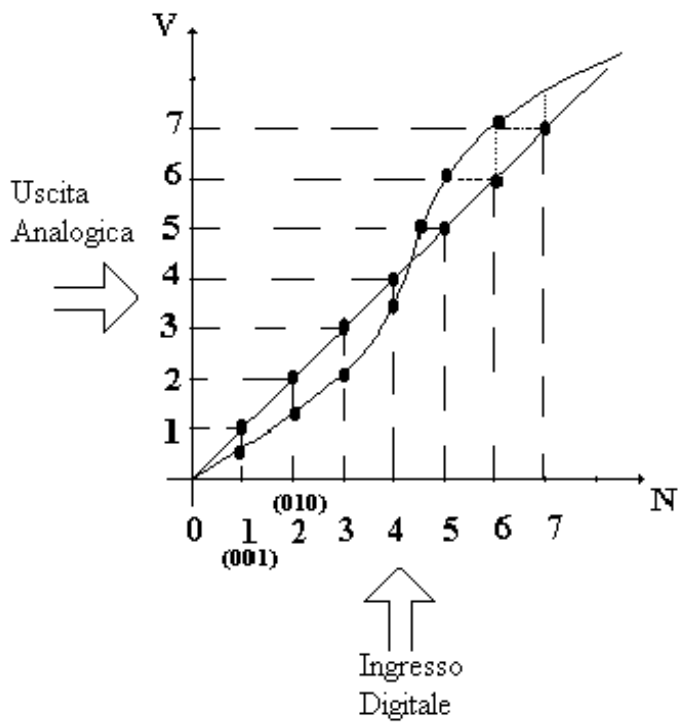
Se tale rapporto non è corretto e stabile, la caratteristica di risposta del convertitore presenta una pendenza diversa da quella teorica. In particolare:

- per errore in difetto;
- per errore in eccesso.



d) Errore di linearità.

Se la caratteristica di interpolazione del convertitore, anziché avere andamento rettilineo presenta andamento diverso, si verifica un errore di linearità.



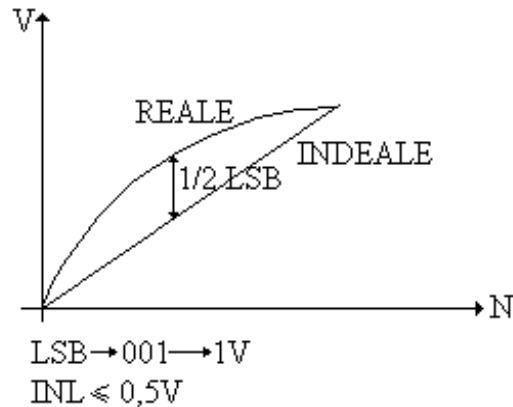
N	Digitale
000	
001	
010	
011	
100	
101	
110	
111	

Gl errori principali di linearità sono due:

1) ERRORE DI NON LINEARITA' (INL: Integral Non Linearity)

E' la massima deviazione dalla caratteristica ideale, che si ottiene dopo aver fatto coincidere i due estremi della scala con il valore ideale, mediante i trimmer di taratura dei circuiti esterni del DAC.

L' errore di non linearità non dovrebbe superare la metà del bit meno significativo ($1/2$ LSB).



Spesso il costruttore riporta questo errore in percentuale: ad esempio per il DAC 0808 INL=0,19%.

2) ERRORE DI NON LINEARITA' DIFFERENZIALE (DNL: Differential Non Linearity)

La non linearità differenziale da misura della massima deviazione rispetto al valore ideale tra due configurazioni che differiscono di un bit.

Nota: Gli errori di OFFSET e di guadagno, possono essere ridotti o eliminati mediante sistemi di regolazione esterni.

CONVERTITORI COMMERCIALI

I convertitori esaminati (Resistenze Pesate e Rete R-2R) costituiscono i convertitori più diffusi: in commercio esistono convertitori integrati che ricorrono a soluzioni presenti in uno o l'altro dei due tipi precedenti, sia pur con metodi più complessi per quanto riguarda i dispositivi di comunicazione.

Uno dei convertitori più diffusi è l' MC 1408 (Motorola) o il corrispondente DAC 0808 (National Semiconductor) a 8 bit.

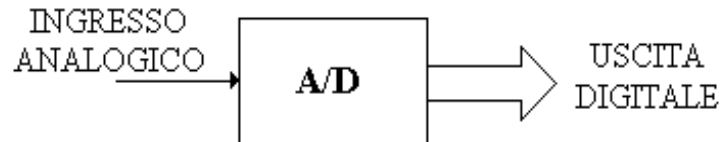
In tale integrato, non sono compresi il generatore di tensione di riferimento ed il convertitore Corrente-Tensione (I/V) ad Amp-Op.

Esistono altri convertitori più costosi che comprendono anche il generatore di tensione di riferimento e il convertitore Corrente-Tensione (I/V); tali sistemi giungono fino a codici di 12 bit.

CONVERSIONE ANALOGICO DIGITALE

Un convertitore A/D è un sistema elettronico in grado di fornire in uscita in forma binaria , un segnale logico proporzionale al segnale analogico applicato in ingresso.

Disegno



Poichè il segnale digitale è discontinuo , mentre la grandezza analogica in ingresso ha carattere continuo , la conversione dovrà essere effettuata attraverso una serie di campionamenti e di confronti fra una grandezza digitale linearmente variabile e la grandezza analogica da convertire.

Il confronto permetterà di rivelare gli scostamenti tra le due grandezze in modo che , quando tale scostamento diverrà nullo , o inferiore ad un minimo prefissato , il valore raggiunto della grandezza digitale potrà essere ritenuto rappresentativo della grandezza analogica data .

I metodi di campionamento della grandezza digitale possono essere differenti differenti , e ciò dà luogo a diversi tipi di convertitori .

La grandezza digitale (uscita) procede per valori discreti , o gradini , la cui ampiezza indicata con k rappresenta la risoluzione o la intervallo di quantizzazione .

K rappresenta anche lo scarto minimo tra un'indicazione digitale e la successiva ; per questo , le variazioni potranno essere tali da comportare in uscita uno scarto minore di K potranno non essere rivelate

L'errore massimo di un sistema di conversione sarà perciò pari a K .

Per comprendere il principio di funzionamento e la struttura dei convertitori A/D si sviluppa una breve analisi di quelle che sono le caratteristiche fondamentali .

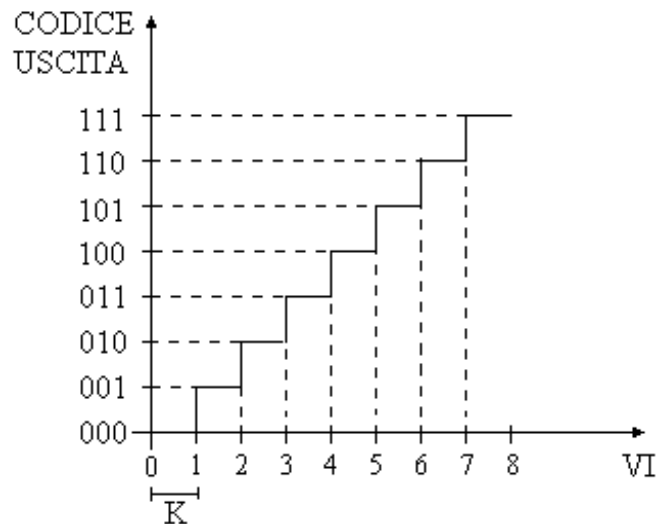
Il compito essenziale di un convertitore A/D , è la trasformazione di una tensione (grandezza analogica) in codice binario (grandezza digitale).

I requisiti fondamentali per effettuare tale operazione sono:

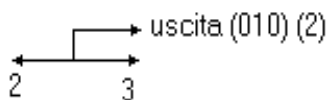
- 1) la del campo dei valori di tensione entro il quale il convertitore può eseguire il proprio compito ;
- 2) il numero di parole binarie esprimibili con il tipo di codifica scelta ed il numero di bit.

Definiti gli elementi precedenti (1 e 2) , la funzione del convertitore consiste essenzialmente nel dividere l'intervallo di tensione d'ingresso in tante parti uguali quante sono le parole binarie codificabili (configurazioni di uscita) , realizzando un legame biunivoco di ciascun livello (ingresso) ed il corrispondente codice (uscita) (questa operazione si chiama quantificazione) .

In figura riportiamo il grafico della quantificazione per un convertitore a 3 bit .

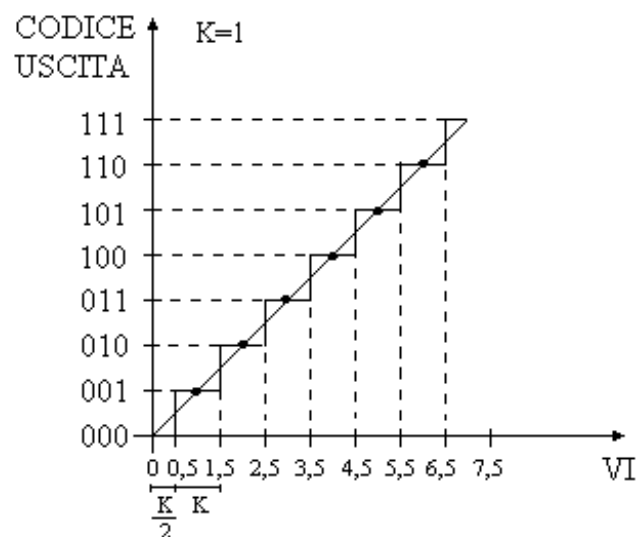


Dal grafico si nota , dato un intervallo d'ingresso , ad esempio tra 2 e 3 volt la combinazione d'uscita corrisponde al livello inferiore dell'intervallo (010)



errore massimo pari a K (risoluzione)

Per ridurre questo errore si trasla la caratteristica di trasferimento di $K/2$ verso sinistra , in modo da far corrispondere il primo intervallo a $K/2$ e tutti gli altri K .



VI	INGRESSO ANALOGICO	USCITA DI	
	VI	b2	b1
0	$0 < VI < 0,5$	0	0
0.5	$0,5 < VI < 1,5$	0	0
1.5	$1,5 < VI < 2,5$	0	1
2.5	$2,5 < VI < 3,5$	0	1
3.5	$3,5 < VI < 4,5$	1	0

La traslazione della caratteristica riduce l'errore ad un massimo di $K/2$.

Il grado di approssimazione può essere migliorato riducendo l'ampiezza dell'intervallo di quantificazione, aumentando cioè il numero di bit in uscita.

Abbiamo visto nell'esempio precedente un convertitore con tensione negativa variabile tra 0 e 7 volt con uscita a 3 bit quindi intervallo $K=1$ e 0,5 per il primo intervallo. Se l'uscita è a 6 bit, il passo di quantizzazione risulta essere

$$k = Vi / N_{\max} = \frac{7}{2^6 - 1} = \frac{7}{63} = 0,11v$$

l'errore massimo è uguale a

$$= \frac{K}{2} = \frac{0,11}{2} = 0,055v$$

L'operazione di conversione equivale quindi alla determinazione del livello in cui si colloca l'elemento di segnale da codificare e fornisce all'uscita la parola binaria corrispondente a quel livello.

La conversione A/D evidenzia tre elementi fondamentali :

- 1) la quantificazione
- 2) il campionamento e la memorizzazione del campione
- 3) le condizioni temporali del campionamento (frequenza, durata, tempo di conversione).

CAMPIONAMENTO E MEMORIZZAZIONE

L'operazione di conversione ha una durata finita detta tempo di conversione , mentre viene convertito il segnale in ingresso deve rimanere costante.

Ciò impone che il convertitore prelevi il campione del segnale da convertire ed operi su quel campione , indipendentemente dalle modifiche che il segnale stesso subisce durante la conversione.

L'operazione di prelievo e mantenimento del campione viene effettuata da un circuito apposito, definito sample-hold (viene abbreviato con S/H) (campionamento-mantenimento).

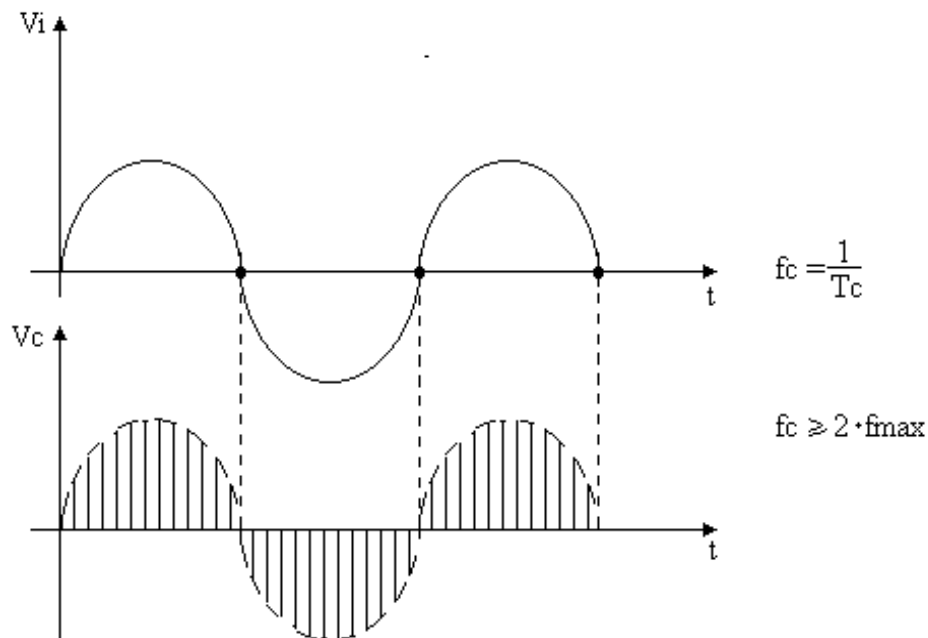
Durante la fase di campionamento si estraggono dal segnale analogico dei valori istantanei (campioni) ad intervalli di tempo costante.

Questo processo si basa sul teorema del campionamento o teorema di SHANNON il quale stabilisce che un segnale analogico con un certo spettro di frequenza, può essere ricostruito a partire dai valori (campioni) che esso assume ad intervalli di tempo costante T_c (detto periodo di campionamento) .

La frequenza di campionamento $f_c = 1/T_c$ deve essere almeno il doppio della frequenza massima dello spettro di frequenza del segnale analogico

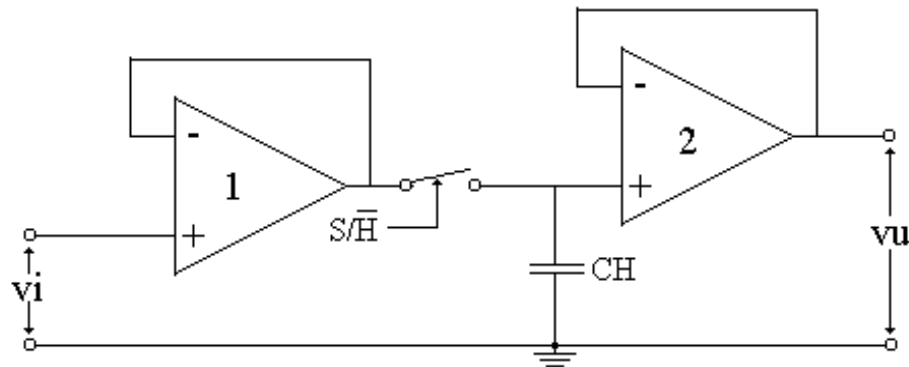
$$f_c = 2 \cdot f_{max}$$

f_{max} = massima frequenza dello spettro



CIRCUITO DI SAMPLE-HOLD (S/H)

La struttura tipo del circuito sample-hold è riportata in figura.



Nello schema di figura, si osserva:

1) Interruttore comandato da S/\bar{H}

$S/\bar{H} = 1$ fase di Sample (Campionamento)

$S/\bar{H} = 0$ fase di Hold (Mantenimento o Memorizzazione)

2) Condensatore Ch:

Questo condensatore immagazzina sottoforma di carica sulle armature, la ddp del campione prelevato in ingresso durante la fase di Sample (interruttore chiuso) mentre nella fase di Hold (interruttore aperto) mantiene il valore.

Il circuito S/H vero e proprio (interruttore e capacità Ch) è interfacciato mediante una coppia di inseguitori.

La funzione di tali inseguitori è di costituire delle impedenze elevate verso il generatore di segnale (V_i) e verso il carico (V_u) allo scopo di non alterare le condizioni di funzionamento del generatore stesso (V_i) e del circuito Sample-Hold.

La resistenza di uscita pressochè trascurabile del primo inseguitore consente la carica e la scarica del condensatore Ch, in modo da adeguarlo in tempo minimo al livello di ogni nuovo campione prelevato attraverso la chiusura dell'interruttore.

CARATTERISTICHE

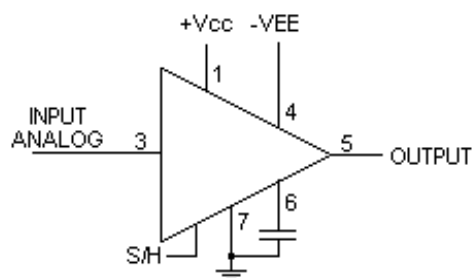
- 1) Fase di campionamento ($S/\overline{H}=1$)
- 2) Fase di mantenimento (HOLD - $S/\overline{H}=0$):
Mantenimento del campione memorizzato da Ch prelevato nella fase di sample
- 3) Tempo di apertura: tempo che intercorre tra il comando di chiusura e l'invio del campione al condensatore. Questo tempo limita la frequenza di campionamento.
- 4) Tempo di acquisizione: Tempo necessario al condensatore per memorizzare il campione (passaggio dal vecchio campione al nuovo campione)
- 5) Interruttore: l'interruttore viene realizzato in genere con un MOS.
- 6) Condensatore: Condensatore di elevata qualità, con dielettrici in policarbonato, poliestere, teflon e capacità non superiore a 0,5 uF.

In commercio esistono diversi circuiti Sample-Hold integrati, in alcuni il condensatore è contenuto all'interno dell'integrato, in altri deve essere collegato all'esterno.

I circuiti commerciali contengono in genere tutta la struttura spiegata, cioè i due inseguitori, la porta di trasmissione e, in alcuni casi il condensatore.

ESEMPIO DI SAMPLE-HOLD INTEGRATO

LF398 (National Semiconductor)

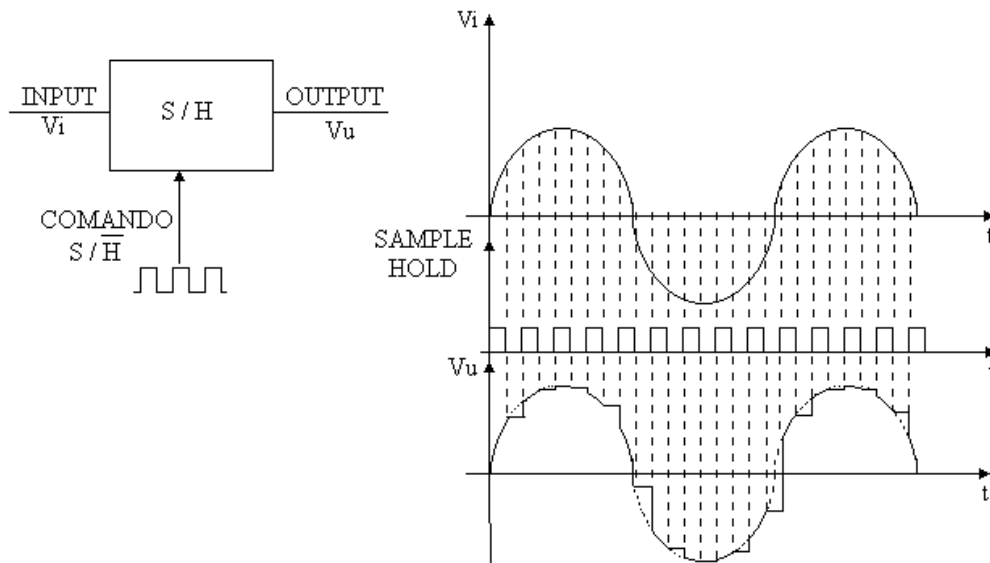


Le caratteristiche principali del circuito LF398 sono:

- 1) Capacità di collegamento collegata all'esterno
- 2) Segnale di comando S/H al livello logico da 0 a 5 Volt (TTL compatibile)
- 3) Drop-Rate dipendente dal valore della capacità CH.

Il drop-rate costituisce il parametro per la valutazione del decremento della tensione ai capi del condensatore nel tempo (mv/s), durante la fase di mantenimento ; viene fornito in funzione del valore del condensatore di mantenimento CH, che a sua volta incide sul tempo di acquisizione, secondo quanto indicato in tabella

CH (nf)	DROP-RATE (mv/sec)
1	30



QUANTIFICAZIONE

L'operazione di conversione trasforma un segnale analogico in una successione di codici e viene definita quantificazione o digitalizzazione.

Il parametro fondamentale è costituito dalla risoluzione (k).

La risoluzione rappresenta la tensione corrispondente ad un livello codifica.

Con una parola di n bit, è possibile ottenere $M=2^n$ (quanti o numeri di combinazioni). La risoluzione k per come è stata definita, vale pertanto:

$$K = \frac{V_{i \max}}{N_{\max}} [V] \quad K = \frac{V_{i \max}}{2^n - 1} [V]$$

$V_{i \max}$ = massima escursione del segnale (nel caso di sinusoidi corrisponde al valore picco picco)

Se ad esempio $V_{i \max} = 5V$ e $n = 3$ bit

$$K = \frac{5}{2^3 - 1} = \frac{5}{7} = 0,714 \text{ V}$$

La risoluzione rappresenta in pratica il valore di tensione analogica in ingresso necessaria per modificare il bit meno significativo della parola di codice.

La quantificazione comporta un errore sistematico, conseguente al frazionamento di un segnale analogico in una successione di livelli finiti

CONVERTITORE A/D PARALLELO (FLASH)

In molte delle utilizzazioni per le quali si rende necessaria la conversione A/D, la rapidità della conversione stessa costituisce un parametro fondamentale. Questo ad esempio è quanto avviene nei sistemi di digitalizzazione di immagini video, nei quali l'alta frequenza del segnale da convertire ($f_{\max} \cong 5\text{MHz}$), impone frequenze di campionamento $f_c \geq 2 f_{\max} \geq 10\text{MHz}$. E' evidente che, in tale condizione, il tempo di conversione deve essere contenuto entro l'intervallo di campionamento.

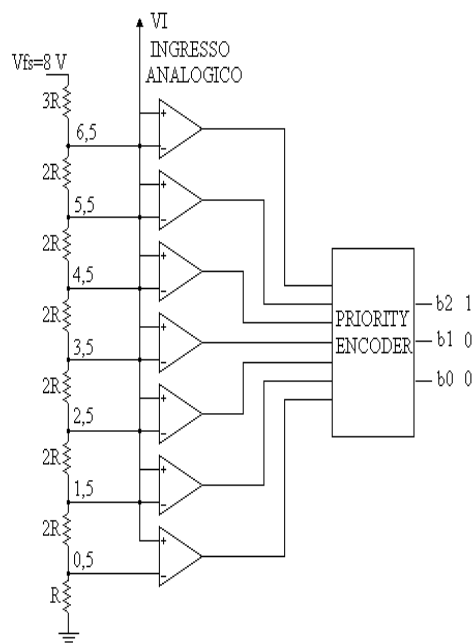
$$TC \leq \frac{1}{10 \cdot 10^6} = 100 \text{ nsec}$$

La soluzione al problema dell'elevata velocità è ottenuta per mezzo di sistemi paralleli, che giungono a tempi di conversione dell'ordine della decina di nsec e da questo prendono il nome di flash.

Nel convertitore A/D parallelo la conversione è il risultato della situazione elettrica di un circuito combinatorio.

La quantificazione, o suddivisione del segnale analogico d'ingresso in elementi discreti è affidata ad un partitore resistivo che ripete, nei valori delle resistenze componenti, gli stessi rapporti che esistono fra le tensioni di incremento previste in ingresso.

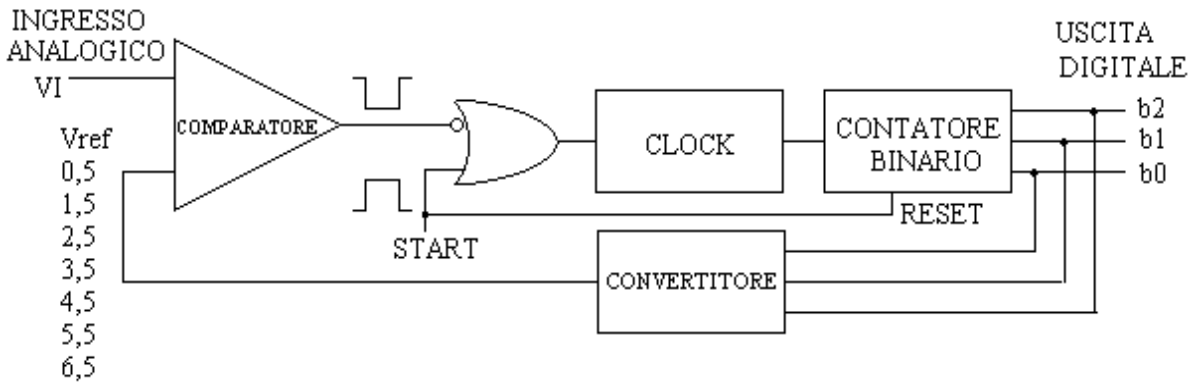
Si consideri un convertitore con fondo scala VFS=8v, risoluzione k=1v, uscita 3 bit



Nella figura precedente è riportato lo schema del convertitore A/D parallelo. Il tipo di convertitore descritto ha il vantaggio di essere molto rapido, la struttura circuitale si presenta onerosa e complessa per esempio: per 8 bit sono necessari 255 comparatori e 256 resistenze oltre all'encoder di priorità.

INGRESSO ANALOGICO	INGRESSO ANALOGICO
	VI
	$VI < 0,5$
	$0,5 < VI < 1,5$
	$1,5 < VI < 2,5$
	$2,5 < VI < 3,5$
	$3,5 < VI < 4,5$

CONVERTITORE ANALOGICO/DIGITALE A GRADINATA



Il convertitore a gradinata è basato sul confronto fra la tensione analogica in ingresso (V_i) ed una seconda tensione di riferimento (V_{ref}), corrispondente a vari livelli di quantizzazione previsti.

Limitandoci a titolo di esempio ad un contatore modulo 8 ($M=8$) (3 bit) e risoluzione $K=1$, le tensioni di riferimento sono (V_{ref}):

0,5 ; 1,5 ; 2,5 ; 3,5 ; 4,5 ; 5,5 ; 6,5

Tali tensioni sono poste sequenzialmente a confronto con la tensione analogica di ingresso (V_i) nel comparatore, e dall'esito si trae l'informazione binaria desiderata (b_2, b_1, b_0).

Si supponga ad esempio, che la tensione d'ingresso da convertire, sia $V_i = 3,2$ v.

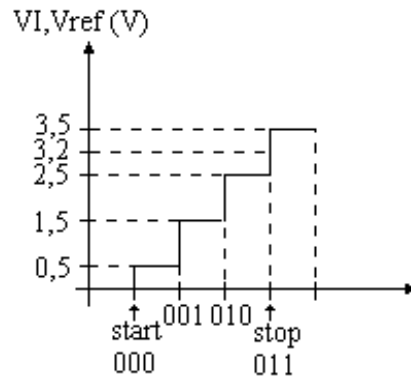
Al comando di Start (Reset Contatore), il clock invia al contatore gli impulsi, i quali vengono conteggiati e si presentano in uscita in codice binario.

Questo numero binario (b_2, b_1, b_0), tramite il convertitore D/A è tradotto in segnale analogico crescente a gradini e si presenta al terminale non invertente del comparatore.

La sequenza degli eventi è data nella tabella di figura: (V_{ref}).

VI(v)	IMPULSO CLOCK	USCITA CONTATORE			USCITA CONVERTITORE	
		b2	b1	b0	D/A	Vref (v)
3.2	1	0	0	0	0,5 < VI	
3.2	2	0	0	1	1,5 < VI	
3.2	3	0	1	0	2,5 < VI	

INGRESSO ANALOGICO	USCITA DIGITALE	
V_i	b0	b1



Come si può osservare , il dispositivo è piuttosto un convertitore D/A, che con metodo iterativo prova, in successione regolare crescente i numeri binari sino a trovare quello che maggiormente si approssima al segnale analogico (V_i) da rappresentare (b_2, b_1, b_0). L'uscita del contatore raggiunge il valore finale dopo un certo tempo di ritardo, dipendente dal numero di impulsi di clock di conteggio e dal valore V_i .

CONVERTITORE A/D AD APPROSSIMAZIONE SUCCESSIVE

Il convertitore a gradinata illustrato in precedenza raggiunge il risultato dopo molti tentativi, salendo di gradino in gradino per intervalli discreti K , sino a raggiungere il livello corrispondente V_i .

Si può raggiungere lo stesso obiettivo in modo più rapido agendo per approssimazione successive.

I convertitori ad approssimazione successive rappresentano la soluzione attualmente più diffusa per la realizzazione di convertitori commerciali; sono adatti ai sistemi computerizzati ed alla conversione di segnali che provengono dai trasduttori.

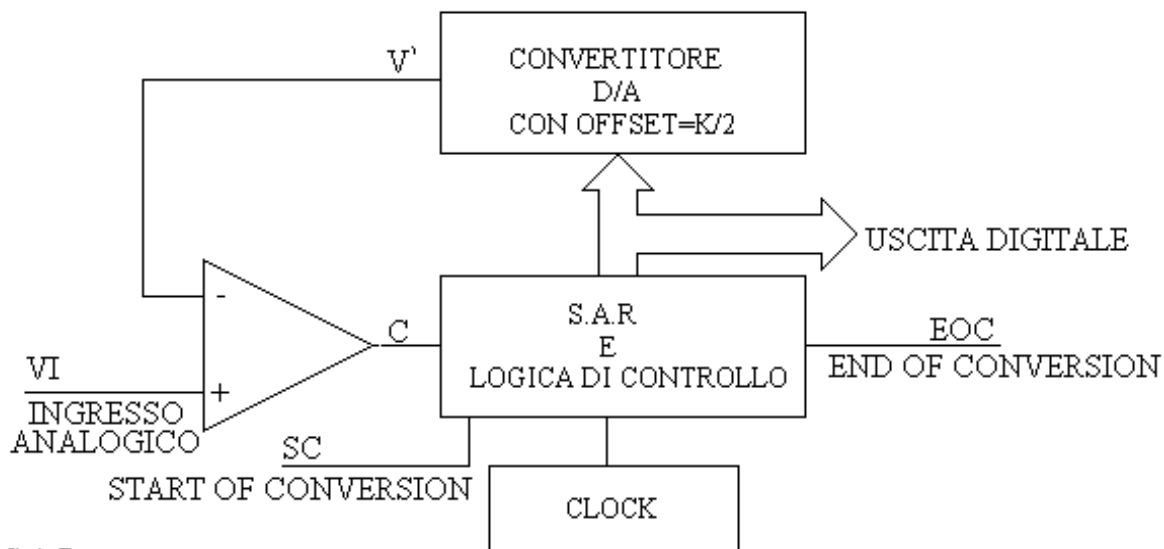
Sono caratterizzati da una buona velocità di trasmissione e questo li rende assai rapidi in operazioni di multiplexing di più sorgenti di segnali.

ESEMPIO(ADC0808, ADC0809, ADC0816)

I componenti integrati dispongono comunemente di parole in uscita da 8 a 16 bit, con conseguenti ottimi valori di risoluzione.

Il principio di funzionamento di questo tipo di convertitore é abbastanza complesso e se ne da una spiegazione di principio per fornire gli elementi di comprensione relativi al funzionamento dei componenti reali.

In figura é rappresentato lo schema di principio



S.A.R.
SUCCESSIVE
APPROXIMATION
REGISTER

La tensione analogica da convertire V_i é applicata all'ingresso non invertente del comparatore. Si invia un impulso all'ingresso SC (Start of Conversion) del S.A.R. e logica di controllo, determinando l'inizio della conversione.

Al primo impulso di clock nel registro ad approssimazione successive S.A.R. il bit più significativo (MSB) viene portato a livello "1" mentre tutti gli altri bit rimangono al livello "0".

La parola digitale in uscita del S.A.R. viene convertita dal convertire D/A e la tensione di uscita V' è applicata all'ingresso invertente del comparatore, in cui è confrontata con la tensione d'ingresso V_i ; se $V' \leq V_i$, l'uscita del comparatore è alta, il valore 1 della cifra è confermato e memorizzato; diversamente viene memorizzato il valore 0. Al secondo impulso di clock viene provato il bit di peso immediatamente inferiore del S.A.R.: esso viene portato al livello 1 e tale valore viene mantenuto o no, a seconda che sia o meno verificata la condizione $V' \leq V_i$

$$V' \leq V_i \Rightarrow C = 1$$

$$V' > V_i \Rightarrow C = 0$$

Il procedimento continua fino al bit meno significativo (LSB); a questo punto viene attivato il segnale di fine conversione EOC (End Of Conversion), per indicare che la conversione è terminata e che quindi il dato digitale presente all'uscita del registro S.A.R. è valido.

Se il convertitore ha n bit, il tempo necessario alla conversione è uguale a n periodi di clock, non dipende dalla tensione V_i applicata in ingresso.

ESEMPIO DI CONVERSIONE :

$$n = 3 \text{ bit}$$

$$V_i = 4,8 \text{ [v]}$$

$$V_{FS} = 8 \text{ [v]}$$

$$k = 1V \text{ e } \frac{k}{2} = 0,5V$$

In tabella viene riportata la corrispondenza tra l'ingresso e l'uscita del convertitore D/A

USCITA C D/A COM	
b2	b1
0	0
0	0
0	1
0	1
1	0
1	0

Dopo l'invio del segnale d'inizio conversione SC, al primo impulso di clock, l'uscita del SAR è 100, a cui corrisponde $V' = 3,5v$ quindi $V' < V_i$; l'uscita del comparatore si porta a livello alto, il bit b2 viene memorizzato uguale a 1.

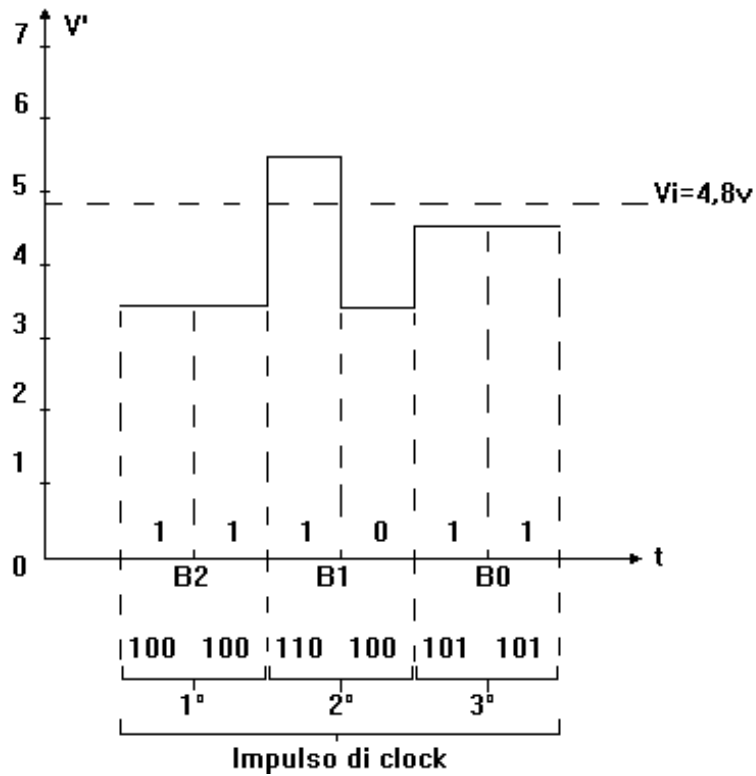
Al secondo impulso di clock viene provato il secondo bit; l'uscita del SAR diviene 110 a cui corrisponde una tensione $V' = 5,5v$ adesso $V' > V_i$.

L'uscita del comparatore si porta a livello basso, il bit b1 a livello 0 e l'uscita del SAR 100.

Al terzo impulso di clock viene provato il bit b0; l'uscita del SAR è 101 a cui corrisponde $V' = 4,5v$, quindi $V' < V_i$ l'uscita del comparatore si porta a livello alto il bit b0 a 1; l'uscita del SAR è 101 e viene attivato il segnale di fine conversione.

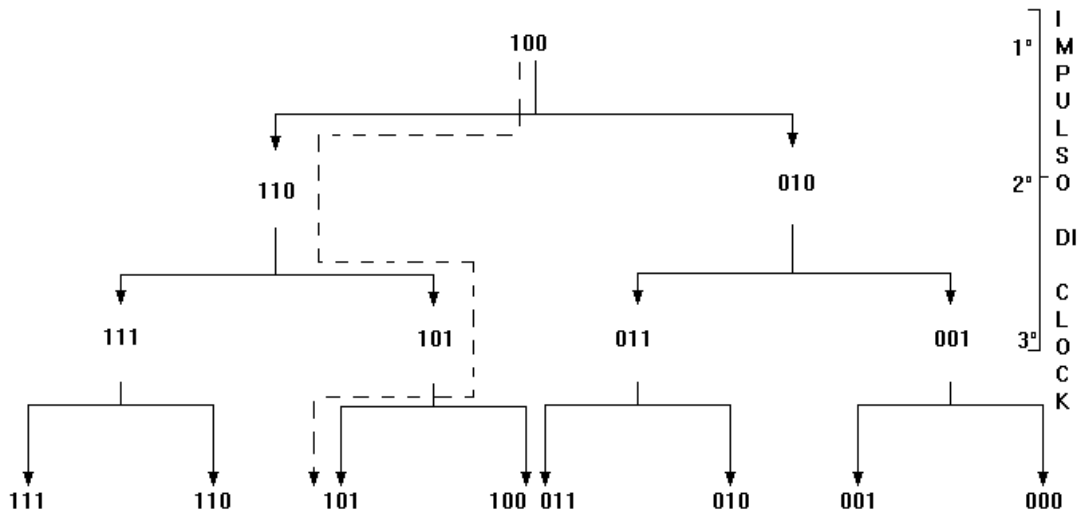
INGRESSO ANALOGICO	USCITA DIGIT	
V_i	b2	b1

In figura è riportato l'andamento nel tempo della tensione V' di uscita del convertitore D/A nel caso dell'esempio esaminato



In esso si vedono le evoluzioni successive dell'uscita del SAR e le conseguenti variazioni della tensione convertita V' .

In figura è riportato l'albero binario che indica le possibili successioni di cifre binarie presenti all'uscita del SAR.



La successione dell'esempio precedente è indicata dalla linea tratteggiata

CONVERTITORE ANALOGICO/DIGITALE A RAMPA

I convertitori a rampa fanno parte dei convertitori analogici digitali ad integrazione, si distinguono in rampa semplice e doppia rampa.

Di particolare interesse sono quest'ultimi in quanto permettono di effettuare la conversione sul valore medio del segnale applicato.

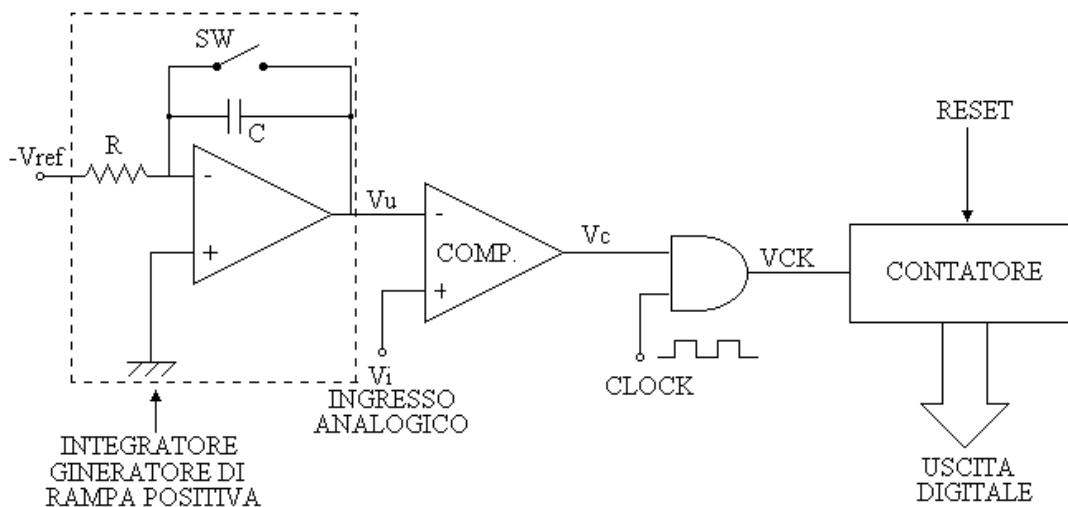
E' noto infatti che i circuiti convertitori basati su metodi iterativi di indagine sia del tipo a gradinata che per approssimazioni successive, richiedono che la tensione analogica di ingresso non vari durante il ciclo operativo.

In caso contrario il continuo rafforzamento sequenziale operato dal comparatore, essendo effettuato in tempi diversi, può fornire indicazioni errate e comunque non riferibili ad alcuni degli istanti dell'operazione stessa.

Per evitare questo inconveniente, ovviamente maggiore quanto la tensione da tradurre è fortemente variabile si può ricorrere ad un circuito a diversa struttura, che fornisca un uscita digitale proporzionale, al valore medio che la tensione di ingresso assume durante l'intera operazione di conversione

CONVERTITORE A/D A RAMPA SEMPLICE

Il tipo di convertitore a rampa semplice è schematizzato in figura:

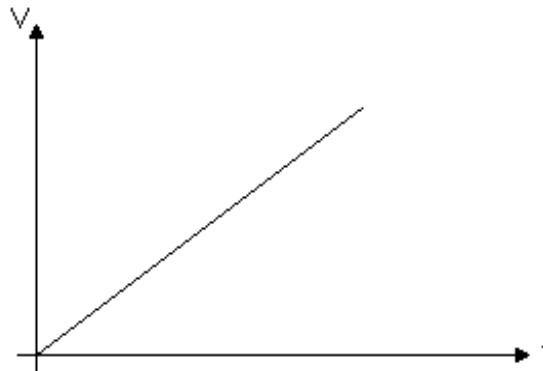


Esso si basa sul confronto della tensione da convertire (ingresso analogico V_i con un segnale a rampa generato da un integratore).

Principio di funzionamento:

Una tensione negativa costante (-Vref) è applicata ad un circuito integratore, all'uscita si ha una tensione Vu a rampa positiva, che viene confrontata con la tensione da convertire Vi all'ingresso del comparatore.

$$Vu = -\frac{1}{R \cdot C} \cdot \int_0^t (-Vref) \cdot dt \rightarrow Vu = \frac{Vref}{R \cdot C} \cdot \int_0^t dt \rightarrow Vu = \frac{Vref}{R \cdot C} \cdot t \text{ RAMPA POSITIVA}$$



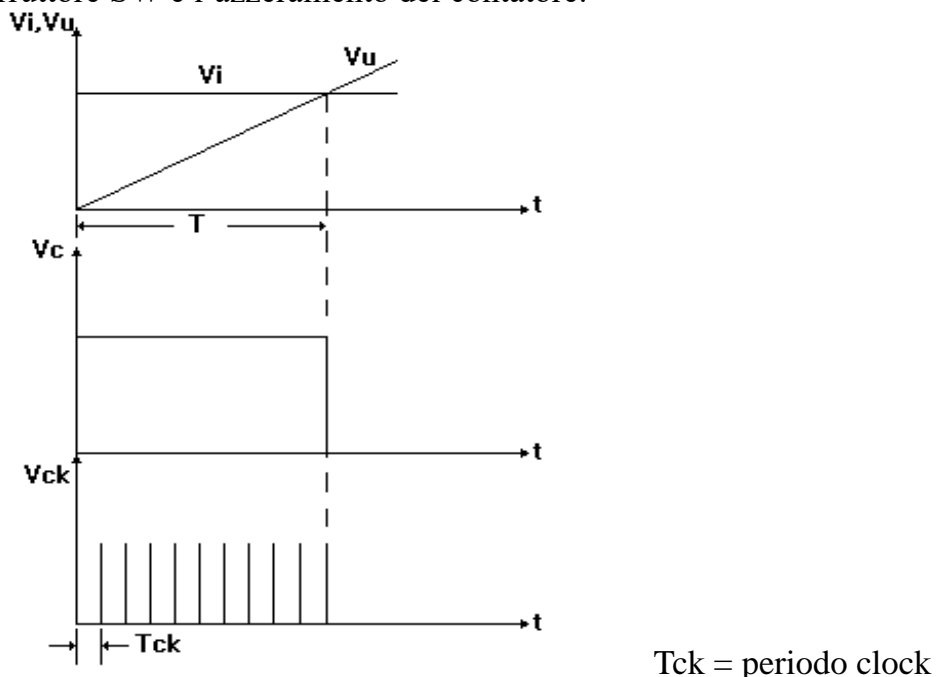
Finché la tensione di rampa rimane inferiore alla tensione d'ingresso (Vi), l'uscita del comparatore (Vc) rimane al livello alto; gli impulsi di clock, tramite la porta AND sono applicati al contatore e quindi contati.

Quando diventa Vu=Vi, l'uscita del comparatore (Vc) passa al livello basso, la porta AND non consente più il passaggio degli impulsi di clock e il conteggio viene bloccato.

Il numero di impulsi (N) contati è proporzionale all'intervallo (T) di conteggio, che a sua volta è tanto maggiore quanto più grande è la tensione Vi da convertire:

l'uscita digitale del contatore è perciò proporzionale alla tensione da convertire (Vi).

All'inizio della conversione, un comando di Reset, determina la scarica del condensatore tramite l'interruttore SW e l'azzeramento del contatore.



FORME D'ONDA RELATIVE AL FUNZIONAMENTO

EQUAZIONI DEL CONVERTITORE

La tensione di uscita dell'integratore è

$$V_u = \frac{V_{ref}}{R \cdot C} \cdot t$$

Il conteggio di impulsi di clock viene bloccato all'istante

$$t = T \quad (V_u = V_i)$$

Si hanno le equazioni del convertitore :

$$V_i = \frac{V_{ref}}{R \cdot C} \cdot T = \frac{V_{ref} \cdot N \cdot T_{ck}}{R \cdot C}$$

$$\text{ESSENDO } T_{ck} = \frac{1}{f_{ck}} \Rightarrow V_i = \frac{V_{ref} \cdot N}{R \cdot C \cdot f_{ck}}$$

$$N = \frac{R \cdot C \cdot f_{ck}}{V_{ref}} \cdot V_i \quad \text{IMPULSI CONTATI DAL CONTATORE}$$

VANTAGGI ED INCOVENIENTI.

Vantaggi.

- 1) Semplicità strutturale.
- 2) Possibilità di elevata risoluzione.
- 3) Costo relativamente basso.

Svantaggi.

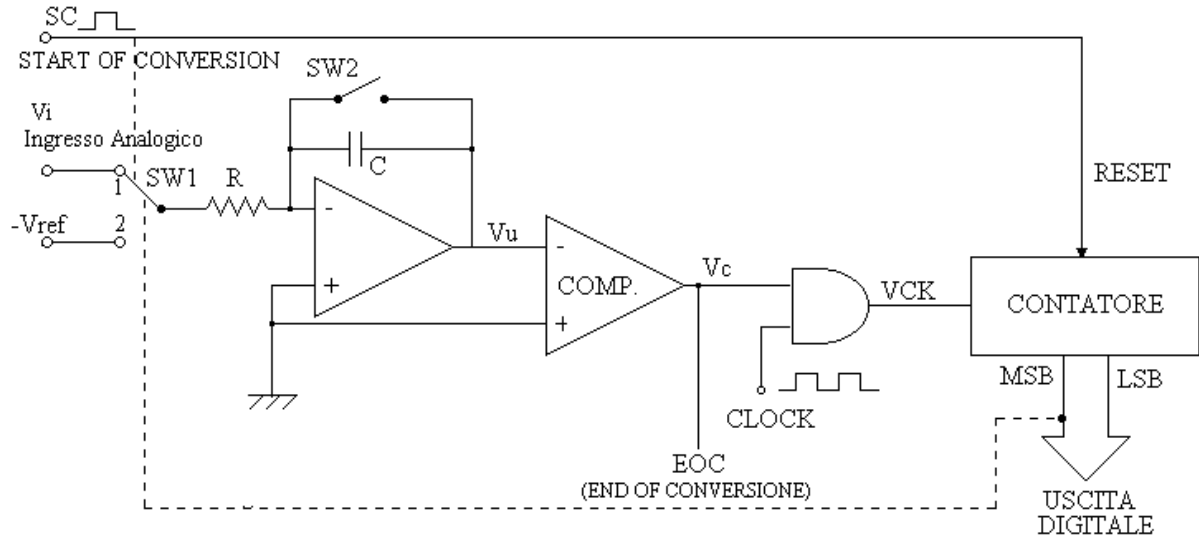
- 1) Scarsa precisione (devono essere infatti precisi e stabili R e C dell'integratore, la frequenza f_{ck} del segnale di clock, la tensione di riferimento V_{ref}).
- 2) Tempo di conversione dipendente dal valore della tensione analogica V_i da convertire.
- 3) Il tempo di Reset (scarica del condensatore C e azzeramento del contatore) è un tempo perso.

CONVERTITORE A/D A DOPPIA RAMPA

I convertitori A/D a doppia rampa sono stati introdotti per superare gli inconvenienti di quelli a rampa semplice ed in particolare per migliorare la precisione.

Principio di funzionamento.

In figura è riportato lo schema semplificato di tale convertitore.



Un impulso all'ingresso SC determina l'inizio della conversione. L'impulso SC attiva il Reset del contatore (Contatore azzerato), chiusura di SW2 (scarica del condensatore C dell'integratore), il commutatore SW1 nella posizione 1, in modo che all'ingresso dell'integratore venga applicata la tensione analogica da convertire.

Sul fronte negativo di SC l'interruttore SW2 viene aperto ed inizia la conversione.

Supponendo V_i costante e positiva all'uscita dell'integratore si ha una rampa decrescente di pendenza dipendente dal valore di V_i , R , C .

$$V_u = -\frac{V_i}{R \cdot C} \cdot t$$

L'uscita del comparatore (V_c) è alta, dato che è a potenziale più alto l'ingresso non invertente; la porta AND permette il passaggio degli impulsi di clock che vengono applicati al contatore e contati.

La rampa prosegue fino alla massima configurazione del contatore (es.: se il contatore è a 4 bit raggiunge 1111).

L'impulso successivo causa l'azzeramento del contatore, il passaggio a 0 del bit più significativo causa la commutazione del commutatore SW1 tramite un FF non indicato in figura.

La rampa decrescente ha perciò una durata costante,

$$T1 = 2^n Tck$$

$n = n^\circ$ bit contatore

$Tck =$ periodo clock

V_u raggiunge il valore massimo $-V_M$, funzione della pendenza della rampa.

La commutazione di SW1 nella posizione 2 fa sì che ora sia applicata all'ingresso dell'integratore la tensione negativa di riferimento $-V_{ref}$; essa da origine ad una rampa decrescente, di pendenza dipendente dal valore di V_{ref} , durante la quale il contatore riprende il conteggio, ripartendo da 0 (l'uscita V_c del comparatore è sempre al livello alto).

Il conteggio termina quando la rampa della tensione V_u raggiunge e supera lo 0, e l'uscita del comparatore si porta al livello basso, blocca la porta AND quindi ferma il conteggio del contatore.

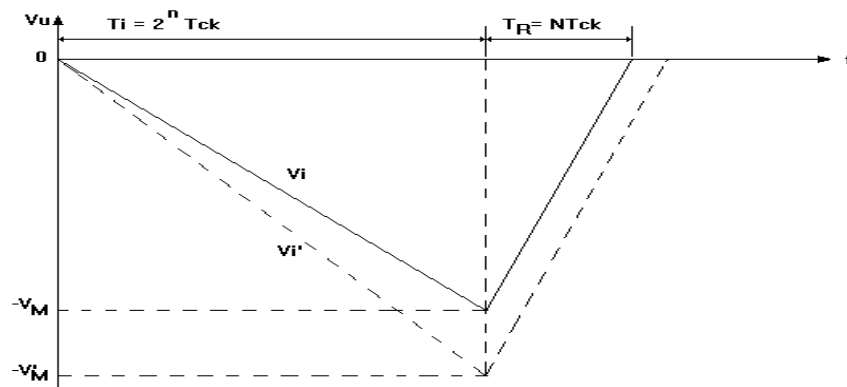
Indicando con N maiuscolo il numero degli impulsi contati, la durata della rampa crescente è uguale a $T2 = N Tck$.

$N =$ Numero di impulsi contati durante la rampa crescente.

$Tck =$ Periodo del clock.

Il tempo $T2$, e quindi N dipendono da V_M e quindi dalla tensione d'ingresso V_i .

Il terminale EOC, passando al livello basso, segnala che è finita la conversione e che quindi il dato digitale dell'uscita è valido.



EQUAZIONI DEL CONVERTITORE A DOPPIA RAMPA

RAMPA DECRESCENTE

$$V_u = -\frac{V_i}{R \cdot C} \cdot t$$

↓ ↓

$$-V_M \quad T_1 = 2^n \cdot T_{ck}$$

$$-V_M = -\frac{V_i}{R \cdot C} \cdot 2^n \cdot T_{ck}$$

RAMPA CRESCENTE

$$V_U = -V_M + \frac{V_{ref}}{R \cdot C} \cdot t$$

↓ ↓

$$0 \quad T_2 = N \cdot T_{ck}$$

$$0 = -V_M + \frac{V_{ref}}{R \cdot C} \cdot N \cdot T_{ck}$$

SVILUPPANDO E SOTTRAENDO SI OTTIENE:

$$V_M = \frac{V_{ref}}{R \cdot C} \cdot N \cdot T_{ck}$$

$$\frac{V_i}{R \cdot C} \cdot 2^n \cdot T_{ck} = \frac{V_{ref}}{R \cdot C} \cdot N \cdot T_{ck}$$

$$V_i \cdot 2^n = V_{ref} \cdot N$$

$$N = \frac{V_i \cdot 2^n}{V_{ref}}$$

Da cui risulta la proporzionalità fra N, grandezza digitale di uscita, e la tensione V_i da convertire

Vantaggi.

- 1) Buona precisione (non dipende da R, C e dal clock).
- 2) Elevata risoluzione.
- 3) Buone proprietà di reiezione dei disturbi.

Svantaggi.

- 1) Tempo di conversione elevato.

CONVERTITORI TENSIONE/FREQUENZA E FREQUENZA /TENSIONE

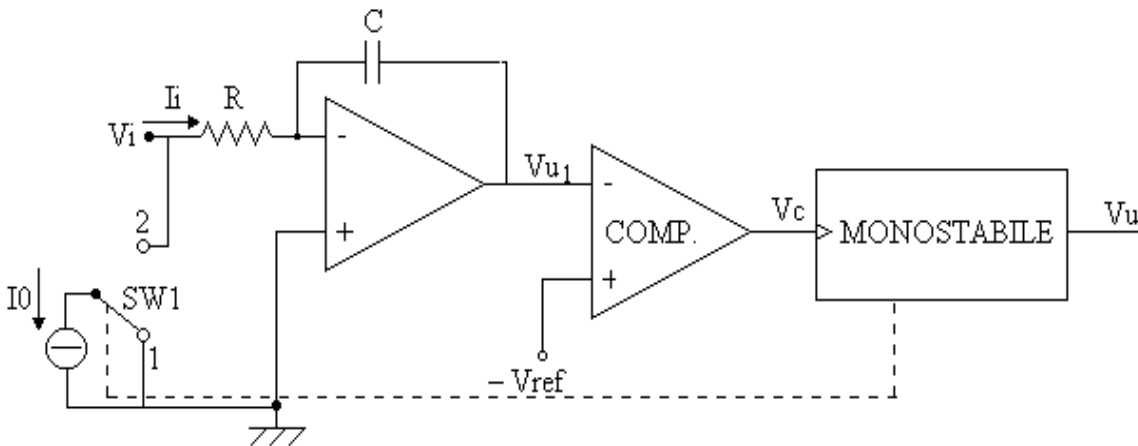
I convertitori tensione frequenza (V/F), convertono un segnale analogico in un treno di impulsi o in un onda quadra aventi una frequenza proporzionale al segnale analogico stesso.

Sono usati per realizzare trasmissioni di segnale con alta immunità al rumore, nella conversione di segnali da analogici a digitali, con alta risoluzione (esempio strumentazione digitale).

I convertitori Frequenza/Tensione (F/V) forniscono all'uscita una tensione proporzionale alla frequenza della forma d'onda applicata all'ingresso.

CONVERTITORE TENSIONE/FREQUENZA A BILANCIAMENTO DI CARICA

In figura è riportato lo schema di principio, il funzionamento si basa sull'integrazione di doppia rampa.



Inizialmente il commutatore S/W1 si trova nella posizione 1 e quindi il generatore di corrente costante I_o è escluso dal circuito.

La tensione analogica V_i è applicata all'ingresso dell'integratore; il condensatore C si carica di corrente costante

$$I_i = V_i / R$$

All'uscita dell'integratore (V_{u1}) si ha una rampa decrescente che viene confrontata con la tensione $-V_{ref}$ all'ingresso del comparatore;

Quando la tensione a rampa (V_{u1}) raggiunge il valore $-V_{ref}$, l'uscita del comparatore passa al livello alto.

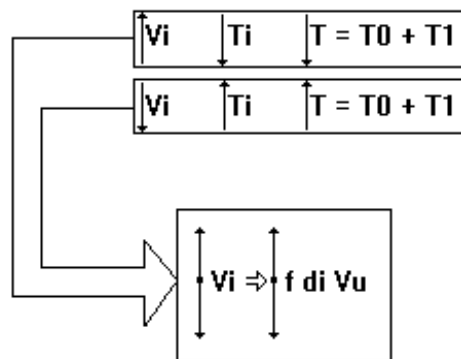
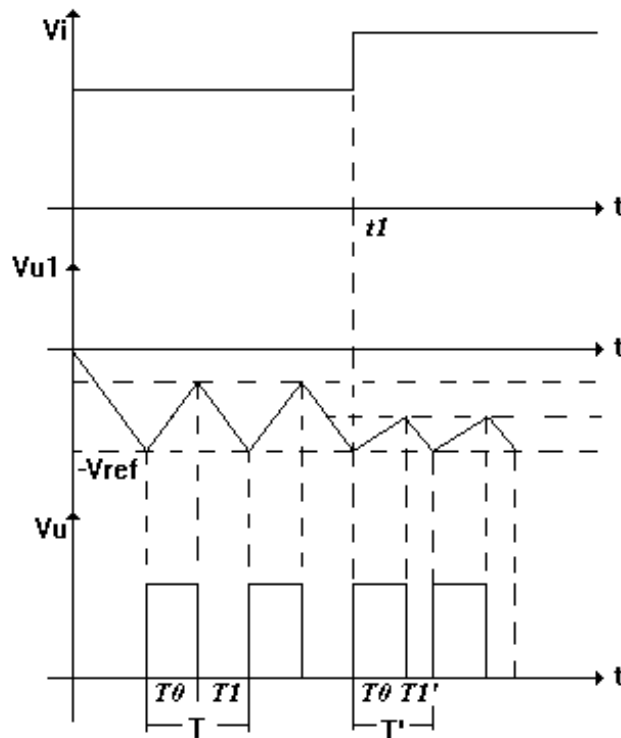
Il fronte di salita attiva il monostabile che genera un impulso di durata T_o e contemporaneamente commuta SW1 nella posizione 2.

Il condensatore si scarica con corrente costante ($I_o - I_i$) ($I_o > I_i$).

All'uscita dell'integratore (V_{u1}) si ha una rampa crescente e l'uscita del comparatore torna al livello basso.

La rampa crescente dura per tutto l'intervallo T_o del monostabile; alla fine di questo tempo (T_o) l'uscita del monostabile ritorna al livello basso, SW1 ritorna nella posizione 1 e determina l'inizio di un nuovo ciclo.

All'uscita del convertitore si ha pertanto una successione di impulsi.



EQUAZIONI DEL CONVERTITORE V/F A BILANCIAMENTO DI CARICA

La quantità di carica che si accumula sul condensatore durante la rampa decrescente deve essere uguale a quella ceduta durante la rampa crescente (da cui il nome dato a questo convertitore: a bilanciamento di carica).

$$\text{CORRENTE DI CARICA } I_i = \frac{V_i}{R}$$

$$\text{CORRENTE DI SCARICA } I_o - I_i$$

$$Q \text{ ACCUMULATA DURANTE LA CARICA} = T_1 \cdot I_i$$

$$Q \text{ CEDUTA DURANTE LA SCARICA} = T_o \cdot (I_o - I_i)$$

$$T_1 \cdot I_i = T_o \cdot (I_o - I_i)$$

$$T = T_o + T_1$$

$$T_1 = T - T_o$$

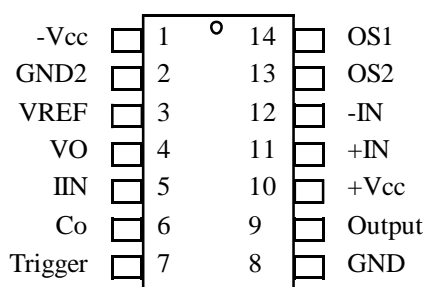
$$(T - T_o) \cdot \frac{V_i}{R} = T_o \cdot \left(I_o - \frac{V_i}{R} \right)$$

$$T \cdot \frac{V_i}{R} - \frac{T_o \cdot V_i}{R} = T_o \cdot I_o - \frac{T_o \cdot V_i}{R}$$

$$\frac{T \cdot V_i}{R} = T_o \cdot I_o$$

$$T = \frac{T_o \cdot I_o \cdot R}{V_i}$$

Il convertitore V/F a bilanciamento di carica si trova in commercio con il nome 4153, integrato dual line da 14 piedini (7+7)



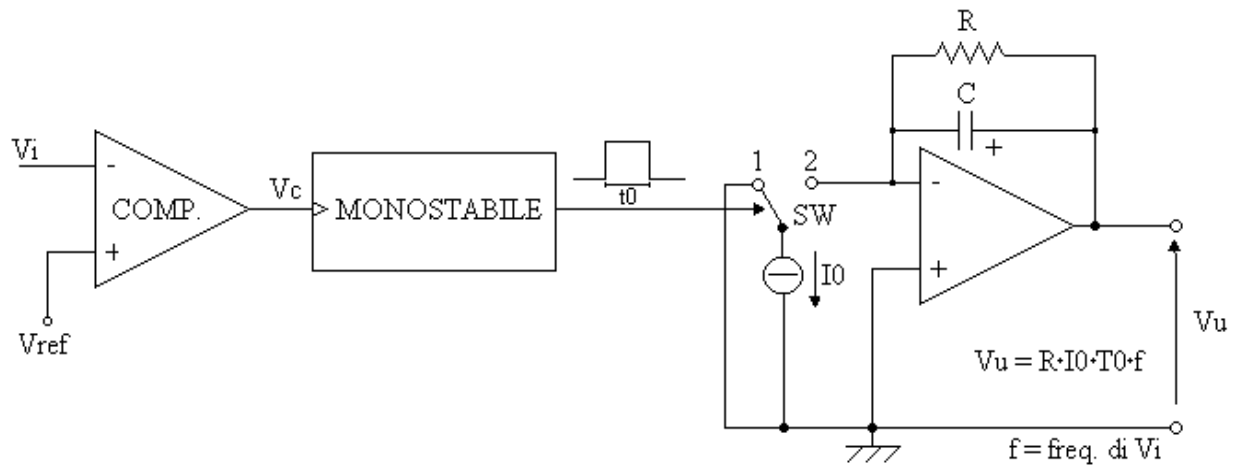
Chip 4153
V/F e F/V

In base al circuito esterno il circuito può funzionare come convertitore V/F e F/V

CONVERTITORE FREQUENZA/TENSIONE (F/V)

Il convertitore F/V fornisce in uscita una tensione proporzionale alla frequenza del segnale applicato all'ingresso. La loro struttura è simile a quella dei convertitori V/F e generalmente gli stessi convertitori F/V possono essere utilizzati come convertitori V/F, modificando il circuito di impiego (es. Integrato 4153).

In figura è riportato lo schema di principio di un convertitore F/V.



Il segnale d'ingresso V_i da convertire viene confrontato con $-V_{ref}$ dal comparatore. Quando $V_i < -V_{ref}$ l'uscita del comparatore passa al livello alto, attivando il monostabile che genera un impulso di durata T_0 . L'impulso di uscita del monostabile causa la commutazione del deviatore SW, che si porta in posizione 2 connette il generatore di corrente costante I_0 all'ingresso dell'integratore. Per l'intervallo di tempo costante T_0 il condensatore si carica a corrente costante I_0 con la polarità indicata in figura. Al termine dell'impulso T_0 , SW torna ad 1, il condensatore si scarica sulla resistenza R. La scarica dura fino al sopraggiungere di un nuovo impulso dal monostabile, a sua volta determinato da un nuovo passaggio della tensione d'ingresso, V_i al di sotto della tensione di riferimento. La durata della scarica del condensatore, a sua volta dipendente dalla frequenza del segnale d'ingresso, determina quindi il valore medio della tensione sul condensatore. Se varia la frequenza del segnale d'ingresso V_i , ad esempio se aumenta, sono più numerose le commutazioni del comparatore, gli intervalli di tempo di scarica diventano più brevi, il valore medio della tensione sul condensatore e quindi la tensione di uscita V_u risultano maggiori. In definitiva la tensione di uscita V_u è funzione della frequenza f della tensione d'ingresso V_i . Il valore medio di V_u vale:

$$V_u = R * I_0 * T_0 * f$$

APPLICAZIONE DI CONVERTITORI V/F E F/V

- 1) TRASMISSIONE DI SEGNALI ANALOGICI;
- 2) ISOLAMENTO DI SISTEMI ANALOGICI;
- 3) CONVERSIONE A/D
- 4) CONVERSIONE D/A
- 5) INTEGRAZIONE A LUNGO TERMINE